

نگاشت سیستماتیک معادلات بازگشتی یکنواخت بر روی آرایه‌های سیستماتیک خطی

محمد مصلح^{(۱)*} محمدخیر اندیش^(۲) سعید ستایشی^(۳) جمشید شنبه زاده^(۴)

(۱) دانشجوی دکتری، گروه کامپیوتر، دانشکده مهندسی، دانشگاه آزاد اسلامی واحد علوم و تحقیقات تهران

(۲) کارشناس ارشد، دانشگاه آزاد اسلامی، واحد علوم و تحقیقات تهران

(۳) استادیار، دانشکده مهندسی هسته‌ای، عضو هیئت علمی، دانشگاه صنعتی امیر کبیر تهران

(۴) استادیار، دانشگاه تربیت معلم تهران

تاریخ ثبت اولیه: ۸۴/۱۲/۱۵، تاریخ دریافت نسخه اصلاح شده: ۸۶/۰۵/۰۴، تاریخ پذیرش: ۸۶/۵/۲۰

چکیده در این مقاله، یک رویه سیستماتیک به منظور نگاشت معادلات بازگشتی یکنواخت بر روی آرایه‌های سیستماتیک خطی ارائه می‌شود. در این رویه، نخست یک تبدیل «فضا-زمان» یک به یک و پوشا محاسبه شده و سپس با به کارگیری تبدیلی به دست آمده بر روی فضای اندیس N بعدی معادله بازگشتی یکنواخت، می‌توان به فضای اندیس جدیدی دست یافت که دارای یک بعد مکانی و $N-1$ بعد زمانی است. با استفاده از ابعاد مکانی و زمانی به دست آمده، می‌توان مکان و زمان اجرای هر محاسبه از معادله بازگشتی یکنواخت در آرایه پردازشگر را تعیین نمود. از آنجا که زمان اجرای هر محاسبه، به صورت یک بردار زمانی بیان می‌شود، می‌توان برای رسیدن به زمان‌های اسکالر متناظر با بردارهای زمانی منطقی، از درخت‌های کامل استفاده و مقادیر عددی متناظر با بردارهای زمانی را محاسبه نمود.

واژه‌های کلیدی آرایه‌های سیستماتیک، تصویر خطی، GPM، روش وابستگی، ماتریس تخصیص.

*عهده دار مکاتبات

نشانی: دانشگاه آزاد اسلامی واحد علوم و تحقیقات تهران، دانشکده مهندسی، گروه مهندسی کامپیوتر

تلفن: ۰۹۱۶۶۴۳۲۵۹۷ پست الکترونیکی: mohammad.mosleh@gmail.com

۱- مقدمه

ظهور و پیدایش نیازهای محاسباتی، عملیاتی و کاربردی بلادرنگ، استفاده از معماریهای موازی را گریز ناپذیر نموده است. یک دسته مهم از معماریهای موازی و دانه ریز، آرایه‌های سیستماتیک هستند که اولین بار توسط Kung و Leiserson در سال ۱۹۷۸ معرفی و ارائه شدند [7]. این آرایه‌ها به خاطر خصوصیات منحصر به فردشان، موجب توازی شده و قابلیت خط لوله‌ای شدن را کاملاً فراهم می‌سازند و از این رو، باعث افزایش سرعت و کارایی می‌شوند.

یکی از مهمترین موضوعات در زمینه آرایه‌های سیستماتیک، نگاشت الگوریتم‌ها بر روی این ساختارها می‌باشد. اصولاً، بسیاری از روش‌های موجود، به صورت غیر سیستماتیک و غیر مشخص بوده و به درک و استنباط طراح از مسئله وابسته‌اند. این امر موجب گردیده که پژوهشگران به استفاده از روش‌های سیستماتیک به منظور نگاشت الگوریتم‌ها بر روی آرایه‌های سیستماتیک روی آورند. روش‌های سیستماتیک موجود را می‌توان به دو دسته کلی تقسیم بندی نمود. در دسته اول، روش‌های پارامتری قرار دارند که اولین نمونه آنها توسط Wah ارائه شد [9] و بعدها توسط Kumar توسعه یافت [10] و روش پارامتر عمومی (GPM) نام گرفت. در این روش، خصوصیات آرایه پردازشگر حاصل، توسط مجموعه‌ای از پارامترها بیان می‌شود. این روش قابلیت انتقال معادلات بازگشتی یکنواخت N بعدی، بر روی آرایه‌های سیستماتیک K بعدی، $1 \leq K \leq N-1$ ، را داراست. دسته دوم شامل روش وابستگی است. این روش، وابستگی‌های بین محاسبات در یک الگوریتم را مورد توجه قرار می‌دهد و توسط بسیاری از محققان، مورد بررسی و مطالعه قرار گرفته است [2,3,4,5,6,14,15]. این روش‌ها، قابلیت انتقال معادلات بازگشتی N بعدی بر روی آرایه‌های سیستماتیک $N-1$ بعدی را دارا هستند.

در این مقاله، یک روش سیستماتیک و مشخص ارائه می‌شود که از روش وابستگی نشأت گرفته و قادر است الگوریتم‌های بیان شده به فرم معادلات بازگشتی یکنواخت، با هر بعد دلخواه را بر روی آرایه سیستماتیک خطی نگاشت نماید. این روش، از لحاظ پارامتر «تعداد پردازشگر \times زمان تکمیل»، که یک پارامتر مهم در طراحی VLSI است، نسبت به روش‌های پارامتری و وابستگی مورد مقایسه و ارزیابی قرار گرفته و نتایج به دست آمده در جدول (۲) آورده شده‌اند.

۲- تعاریف و نمادها

استفاده از معادلات بازگشتی، به عنوان روشی برای توصیف الگوریتم‌های محاسباتی، به صورت موازی، محسوب می‌شود. معادله بازگشتی، وابستگی‌های بین نقاط را در حوزه‌ای که ارزیابی می‌شوند، بیان می‌کند. یک معادله بازگشتی، بر روی حوزه N بعدی D ، با استفاده از رابطه ریاضی زیر تعریف می‌شود.

$$1 \leq i \leq m, p, q_i \in D \quad (1)$$

$$Z(p) = \phi [Z(q_1), Z(q_2), \dots, Z(q_m)] + \psi(p)$$

ϕ یک تابع تک مقداره است که منحصراً به آرگومان‌هایش وابسته می‌باشد و تابع ψ ورودی را نشان می‌دهد.

تعریف معادلات بازگشتی خطی: یک معادله بازگشتی را خطی گویند اگر $q_i = A_i p + b_i$ باشد. A_i یک ماتری $N \times N$ و b_i یک بردار N بعدی ثابت است. معادلات بازگشتی خطی یکنواخت: یک معادله بازگشتی خطی را یکنواخت گویند، اگر A_i یک ماتریس همسانی $N \times N$ و b_i بردار وابستگی باشد. بنابراین، در معادله بازگشتی نشان داده شده در رابطه (۱)، رابطه بین p و q_i ها به صورت رابطه (۲) بیان می‌شود.

$$q_i = p + d_i \quad (2)$$

می‌شود.

$$p(z) = \pi z + \alpha \quad (۴)$$

در رابطه فوق، $\pi_{(I \times N)}$ ماتریس تخصیص پردازشگر و α یک مقدار اسکالر است. به منظور محاسبه تابع $p(z)$ ، باید از $N-1$ تصویر خطی Ω_i ، به ترتیب، در امتداد محورهای مختصات استفاده کرد. هر تصویر خطی با استفاده از یک بردار N بعدی مشخص می‌شود. هر تصویر خطی، یک بعد از چند وجهی محدب I را حذف می‌کند، یعنی به ازای هر $z \in I$ که $z = \langle z_1, z_2, \dots, z_i, \dots, z_N \rangle$ ، تصویر خطی در جهت محور i ام (Ω_i) باعث صفر شدن بعد i ام نقطه z می‌شود.

$$\begin{aligned} z &= \langle z_1, z_2, \dots, z_i, \dots, z_N \rangle \\ \text{Projection} \downarrow \Omega_i \\ z &= \langle z_1, z_2, \dots, z_{i-1}, 0, z_{i+1}, \dots, z_N \rangle \end{aligned}$$

تصاویر خطی در ماتریس‌های وابستگی نیز تأثیر گذار هستند به گونه‌ای که تصویر خطی در جهت Ω_i موجب صفر شدن سطر i ام از ماتریس وابستگی می‌شود. از ماتریس‌های وابستگی تغییر یافته می‌توان در تعیین ماتریس زمانی و تشخیص جهت خط لوله متغیرها استفاده نمود.

تعریف هسته یک نگاشت: نگاشت $f: \mathbb{R}^n \rightarrow \mathbb{R}^m$ را در نظر بگیرید. مجموعه $K = \{x \in \mathbb{R}^n \mid f(x) = 0\}$ را هسته نگاشت خطی f می‌نامند.

با توجه به تعریف هسته یک نگاشت، واضح است که ماتریس $\pi_{(I \times N)}$ از میان ماتریس‌هایی انتخاب می‌شود که هسته آنها دارای بردارهای پایه Ω_i است.

۳-۱-۲- محاسبه تابع زمانی. با استفاده از تابع زمانی می‌توان زمان اجرای منطقی هر گره $z \in I$

۳- نگاشت معادلات بازگشتی یکنواخت بر روی آرایه‌های سیستماتیک خطی

به منظور نگاشت سیستماتیک معادلات بازگشتی یکنواخت بر روی آرایه‌های سیستماتیک خطی، باید رویه سه مرحله‌ای زیر را دنبال نمود.

- محاسبه ماتریس تبدیل T
- محاسبه زمان‌های اسکالر با استفاده از بردارهای زمانی منطقی
- رسم آرایه سیستماتیک خطی

۳-۱- محاسبه ماتریس تبدیل T . یک الگوریتم به فرم معادلات بازگشتی یکنواخت می‌تواند توسط پنج تایی مرتب (I, C, D, X, Y) بیان شود، به طوری که $I \subset \mathbb{Z}^N$ ، یک چند وجهی محدب N بعدی است که بیانگر مجموعه اندیس الگوریتم می‌باشد و C, D, X, Y ، به ترتیب، بیانگر مجموعه محاسبات، مجموعه وابستگی‌ها، مجموعه متغیرهای ورودی و مجموعه متغیرهای خروجی یک معادله بازگشتی یکنواخت می‌باشند.

در این بخش، هدف، یافتن تبدیلی است که قادر باشد یک الگوریتم به فرم معادلات بازگشتی یکنواخت با بعد دلخواه را بر روی آرایه‌های سیستماتیک خطی نگاشت نماید.

ماتریس تبدیل، باید به گونه‌ای محاسبه شود که تعداد و ترتیب اجرای عملیات الگوریتم را تغییر ندهد. تابع تبدیل $T(z)$ از ترکیب تابع زمانی $t(z)$ و تابع تخصیص $p(z)$ و به صورت رابطه زیر به دست می‌آید.

$$\forall z \in I \subset \mathbb{Z}^N \quad T(z) = \begin{bmatrix} t(z) \\ p(z) \end{bmatrix} \quad (۳)$$

۳-۱-۱- محاسبه تابع تخصیص پردازشگر. مکان اجرای هر گره $z \in I$ در آرایه پردازشگر را می‌توان توسط تابع تخصیص پردازشگر معین نمود. تابع تخصیص پردازشگر، به صورت رابطه زیر تعریف

بردارهای زمانی منطقی $N-1$ بعدی را بر اساس بعد $N-1$ ، $N-2$ ، ... و بعد اول دسته بندی نمود. سپس برای هر یک از دسته‌های حاصل، یک درخت k تایی کامل، با $N-1$ سطح تشکیل داد و پس از آن، در سطح اول هر درخت، بعد $(N-1)$ ام، در سطح دوم، بعدهای $(N-2)$ ام، ... و در سطح $(N-1)$ ام، بعدهای اول را به ترتیب صعودی از چپ به راست علامت گذاری نمود. از اجتماع درخت‌های ایجاد شده یک جنگل به وجود می‌آید که برای رسیدن به زمان‌های اسکالر، باید برگ‌های آن را از چپ به راست شماره گذاری کرد و مقاطع زمانی متناظر با بردارهای زمانی $(N-1)$ بعدی (شاخه‌های درخت k تایی) را تعیین کرد. شکل (۱) این فرآیند را نشان می‌دهد.

خاطر نشان می‌سازد گره‌هایی که علامت گذاری نمی‌شوند به عنوان تأخیر محسوب می‌شوند.

۴- مثال ضرب ماتریس در ماتریس

۴-۱ - محاسبه ماتریس تبدیل T با در نظر گرفتن دو ماتریس $A_{(N \times N)}$ و $B_{(N \times N)}$ ، ماتریس حاصل ضرب، $C = A \times B$ ، با استفاده از معادلات بازگشتی یکنواخت نشان داده شده در شکل (۲) به دست می‌آید.

بردارهای وابستگی معادلات بازگشتی در شکل (۲) برای مرتبه $N=3$ به صورت زیر می‌باشند.

$$d_C = \begin{bmatrix} 0 \\ 0 \\ 1 \end{bmatrix} \quad d_A = \begin{bmatrix} 0 \\ 1 \\ 0 \end{bmatrix} \quad d_B = \begin{bmatrix} 1 \\ 0 \\ 0 \end{bmatrix}$$

سه بردار فوق، ماتریس وابستگی زیر را تشکیل می‌دهند.

$$D = [d_B \quad d_A \quad d_C] = \begin{bmatrix} 1 & 0 & 0 \\ 0 & 1 & 0 \\ 0 & 0 & 1 \end{bmatrix}$$

شکل (۳) گراف وابستگی حاصل از معادلات بازگشتی یکنواخت موجود در شکل (۲) را برای ضرب ماتریس از مرتبه ۳ نشان می‌دهد.

معین نمود. تابع زمانی به صورت معادله زیر بیان می‌شود.

$$t(z) = (\lambda_1, \lambda_2, \dots, \lambda_{N-1}) = \lambda z + \beta \quad (5)$$

$\lambda_{(N-1) \times N}$ ماتریس زمانی و β یک بردار N بعدی است. به منظور محاسبه تابع زمانی $N-1$ بعدی، باید از $N-1$ تابع زمانی یک بعدی استفاده نمود. هر تابع زمانی یک بعدی نتیجه یک تصویر خطی بر روی مجموعه محدب I است به گونه‌ای که بعد حذف شده به بعد زمانی نگاشته می‌شود.

۳-۱-۳- روابط بین بردارهای تصویرخطی و بردارهای

زمانی. هر بردار زمانی یک بعدی λ_i ، باید به گونه‌ای انتخاب شود که دو شرط زیر را داشته باشد.

$$\lambda_i \cdot \Omega_i > 0 \quad 1-$$

$$\lambda_i \cdot D \gg 0 \quad 2-$$

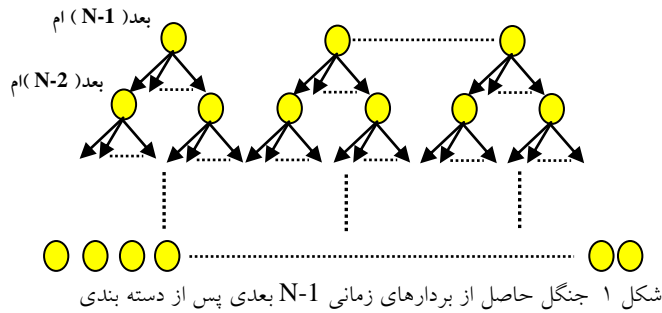
شرط اول تضمین می‌کند که محاسبات متعلق به یک صفحه زمانی، در پردازشگرهای متفاوتی اجرا شوند و شرط دوم تضمین می‌کند که به ازای هر دو نقطه $z_1, z_2 \in I$ که $z_1 > z_2$ باشد، $t(z_1) > t(z_2)$ می‌باشد. بنابراین تابع $T(z)$ به صورت رابطه (۶) به دست می‌آید.

$$\forall z \in I \quad T(z) = \begin{pmatrix} t(z) \\ p(z) \end{pmatrix} = \begin{pmatrix} \lambda \\ \pi \end{pmatrix} z + \begin{pmatrix} \beta \\ \alpha \end{pmatrix} = Tz + \gamma \quad (6)$$

۳-۲- محاسبه زمان‌های اسکالر از بردارهای زمانی

منطقی. با به کارگیری ماتریس تبدیل $T_{N \times N}$ بر روی چندوجهی محدب I ، چندوجهی محدب I_T به دست می‌آید که دارای یک بعد مکانی و $N-1$ بعد زمانی است.

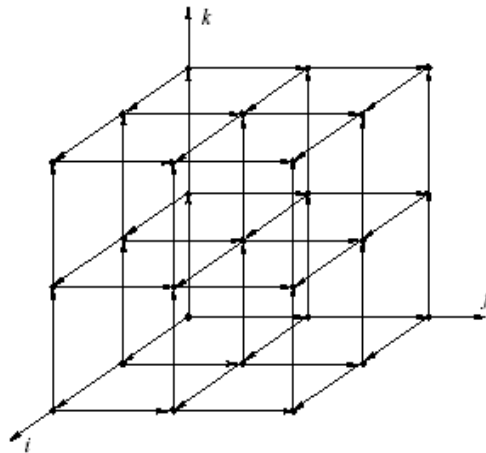
برای اعمال داده‌ها و یا دریافت نتایج از آرایه سیستمولیک خطی، باید بردارهای زمانی منطقی که با به کارگیری ماتریس تبدیل $T_{N \times N}$ بر روی یک چندوجهی محدب N بعدی از مرتبه k به دست می‌آیند، به زمان‌های اسکالر تبدیل گردند. برای این منظور، باید



```

For  $i := 1$  to  $N$  do
  For  $j := 1$  to  $N$  do
    For  $k := 1$  to  $N$  do
       $A(i, j, k) = A(i, j - 1, k)$ 
       $B(i, j, k) = B(i - 1, j, k)$ 
       $C(i, j, k) := C(i, j, k - 1) + A(i, j, k) \times B(i, j, k);$ 
  
```

شکل ۲ الگوریتم ضرب دو ماتریس A و B با معادلات بازگشتی یکنواخت



شکل ۳ گراف وابستگی معادلات بازگشتی یکنواخت شکل (۲) برای ضرب ماتریس مرتبه ۳

گیری متوالی بر روی فضای اندیس، ماتریس وابستگی به صورت زیر به دست می آید.

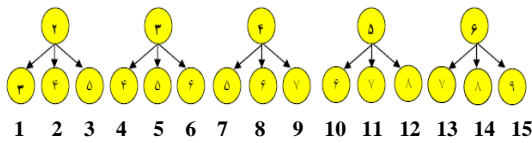
$$D = \begin{bmatrix} 0 & 0 & 0 \\ 0 & 0 & 0 \\ 0 & 0 & 1 \end{bmatrix}$$

۱-۴- محاسبه ماتریس تخصیص پردازشگر. ماتریس تخصیص پردازشگر را می توان با استفاده از دو تصویر خطی متوالی بر روی چند وجهی محدب $I \subset \mathbb{Z}^3$ به دست آورد. بنابراین، با انتخاب دو بردار تصویر خطی $\Omega_1 = [1 \ 0 \ 0]$ و $\Omega_2 = [0 \ 1 \ 0]$ و به کار

$$T = \begin{bmatrix} 1 & 1 & 1 \\ 0 & 1 & 1 \\ 0 & 0 & 1 \end{bmatrix}$$

۲-۴- محاسبه زمان‌های اسکالر از بردارهای زمانی

منطقی. پس از به کار گیری تبدیل T بر روی مجموعه اندیس اولیه I از مرتبه ۳، مجموعه اندیس تغییر یافته I_T به دست می‌آید (جدول (۱) را ملاحظه نمایید). همانگونه که مشاهده می‌شود، زمان‌های منطقی دو بعدی هستند. به منظور محاسبه مقاطع زمانی اسکالر، باید زمان‌های دوبعدی به دست آمده را بر اساس بعد دوم دسته بندی نمود. سپس با درخت‌های کامل از مرتبه ۳ به عمق ۲ برای هر دسته با جاده‌ی دسته‌ها در آنها، می‌توان مقاطع زمانی اسکالر را معین نمود (شکل (۴) را ملاحظه نمایید).



سطوح زمانی اسکالر

شکل ۴ جنگل ایجاد شده از زمان‌های منطقی در ضرب ماتریس به منظور محاسبه سطوح زمانی اسکالر

۴-۴- رسم آرایه سیستمولیک خطی. با داشتن مقادیر

مربوط به مکان و زمان اجرای هر محاسبه در الگوریتم و مشخص بودن جهت خط لوله بین عناصر پردازشگر، به راحتی می‌توان آرایه سیستمولیک خطی حاصل دست یافت.

با توجه به نتایج آورده شده در جدول (۱) آرایه سیستمولیک خطی به صورت شکل (۵) به دست می‌آید.

واضح است که فقط متغیر C باید در جهت خط لوله شود. $[0 \ 0 \ 1]$

همانطور که گفته شد، ماتریس تخصیص پردازشگر $\pi_{(1 \times 3)}$ از میان ماتریس‌هایی انتخاب می‌شود که هسته آنها دارای بردارهای پایه $[\Omega_1 \ \Omega_2]$ می‌باشند. بنابراین $\pi_{(1 \times 3)} = [0 \ 0 \ 1]$ خواهد شد.

۲-۱-۴- محاسبه ماتریس زمانی. ماتریس

زمانی $\lambda_{(3 \times 2)}$ به صورت $\lambda = [\lambda_1 \ \lambda_2]$ می‌باشد. λ_1 به گونه‌ای انتخاب می‌شود که دو شرط زیر را برآورده سازد.

$$\lambda_1^T \cdot \Omega_1 > 0 \Rightarrow \begin{bmatrix} 1 \\ 0 \\ 0 \end{bmatrix} [\lambda_{11} \ \lambda_{12} \ \lambda_{13}] > 0$$

$$\lambda_1^T \cdot D > 0 \Rightarrow \begin{bmatrix} 1 & 0 & 0 \\ 0 & 1 & 0 \\ 0 & 0 & 1 \end{bmatrix} [\lambda_{11} \ \lambda_{12} \ \lambda_{13}] \gg 0$$

$$\Rightarrow \lambda_1 = [1 \ 1 \ 1]$$

λ_2 نیز به گونه‌ای انتخاب می‌شود که دو شرط زیر را محقق سازد.

$$\lambda_2^T \cdot \Omega_2 > 0 \Rightarrow \begin{bmatrix} 0 \\ 1 \\ 0 \end{bmatrix} [\lambda_{21} \ \lambda_{22} \ \lambda_{23}] > 0$$

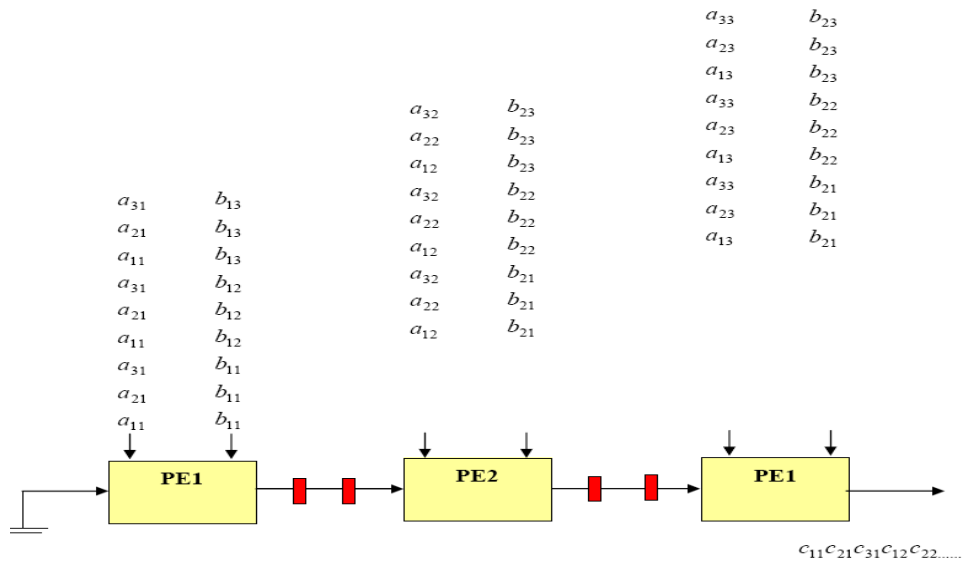
$$\lambda_2^T \cdot D > 0 \Rightarrow \begin{bmatrix} 0 & 0 & 0 \\ 0 & 1 & 0 \\ 0 & 0 & 1 \end{bmatrix} [\lambda_{21} \ \lambda_{22} \ \lambda_{23}] \gg 0$$

$$\Rightarrow \lambda_2 = [0 \ 1 \ 1]$$

بنابراین ماتریس تبدیل T، به صورت زیر به دست می‌آید.

جدول ۱ نگاشت مجموعه اندیس اولیه به مجموعه اندیس تبدیل یافته در ضرب دو ماتریس

ماتریس تبدیل	اندیس اولیه	اندیس تغییر یافته	عملیات	سطح زمانی عددی	پردازنده
T	(۱و۱)	(۳و۲)	$C_{11}=a_{11} \cdot b_{11}$	۱	۱
T	(۱و۲)	(۴و۳)	$C_{11}=a_{12} \cdot b_{21}$	۴	۲
T	(۱و۳)	(۵و۴)	$C_{11}=a_{13} \cdot b_{31}$	۷	۳
T	(۲و۱)	(۴و۳)	$C_{12}=a_{11} \cdot b_{12}$	۴	۱
T	(۲و۲)	(۵و۴)	$C_{12}=a_{12} \cdot b_{22}$	۷	۲
T	(۲و۳)	(۶و۵)	$C_{12}=a_{13} \cdot b_{32}$	۱۰	۳
T	(۳و۱)	(۵و۴)	$C_{13}=a_{11} \cdot b_{13}$	۷	۱
T	(۳و۲)	(۶و۵)	$C_{13}=a_{12} \cdot b_{23}$	۱۰	۲
T	(۳و۳)	(۷و۶)	$C_{13}=a_{13} \cdot b_{33}$	۱۳	۳
T	(۲و۱)	(۴و۲)	$C_{21}=a_{21} \cdot b_{11}$	۲	۱
T	(۲و۲)	(۵و۳)	$C_{21}=a_{22} \cdot b_{21}$	۵	۲
T	(۲و۳)	(۶و۴)	$C_{21}=a_{23} \cdot b_{31}$	۸	۳
T	(۲و۱)	(۵و۳)	$C_{22}=a_{21} \cdot b_{12}$	۵	۱
T	(۲و۲)	(۶و۴)	$C_{22}=a_{22} \cdot b_{22}$	۸	۲
T	(۲و۳)	(۷و۵)	$C_{22}=a_{23} \cdot b_{32}$	۱۱	۳
T	(۲و۱)	(۶و۴)	$C_{23}=a_{21} \cdot b_{13}$	۸	۱
T	(۲و۲)	(۷و۵)	$C_{23}=a_{22} \cdot b_{23}$	۱۱	۲
T	(۲و۳)	(۸و۶)	$C_{23}=a_{23} \cdot b_{33}$	۱۴	۳
T	(۳و۱)	(۵و۲)	$C_{31}=a_{31} \cdot b_{11}$	۳	۱
T	(۳و۲)	(۶و۳)	$C_{31}=a_{32} \cdot b_{21}$	۶	۲
T	(۳و۳)	(۷و۴)	$C_{31}=a_{33} \cdot b_{31}$	۹	۳
T	(۳و۱)	(۶و۳)	$C_{32}=a_{31} \cdot b_{12}$	۶	۱
T	(۳و۲)	(۷و۴)	$C_{32}=a_{32} \cdot b_{22}$	۹	۲
T	(۳و۳)	(۸و۵)	$C_{32}=a_{33} \cdot b_{32}$	۱۲	۳
T	(۳و۱)	(۷و۴)	$C_{33}=a_{31} \cdot b_{13}$	۹	۱
T	(۳و۲)	(۸و۵)	$C_{33}=a_{32} \cdot b_{23}$	۱۲	۲
T	(۳و۳)	(۹و۶)	$C_{33}=a_{33} \cdot b_{33}$	۱۵	۳



شکل ۵ آرایه سیستماتیک خطی برای ضرب دو ماتریس A و B

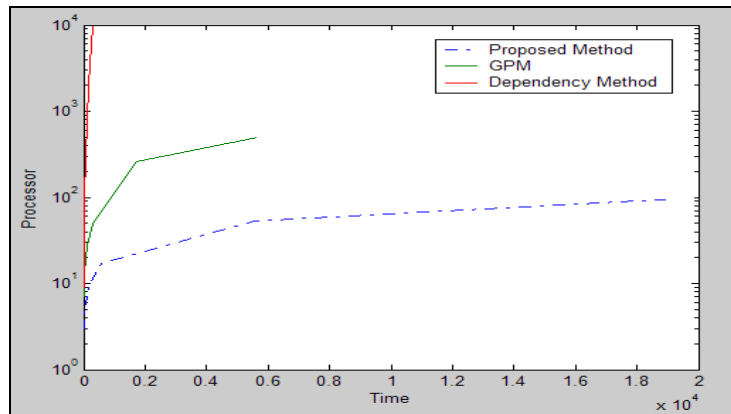
جدول ۲ مقایسه روش پیشنهادی با روش‌های پارامتر عمومی و وابستگی در ضرب ماتریس در ماتریس

مرتبۀ	روش پیشنهادی			روش پارامتر عمومی			روش وابستگی		
	T	#PE	(#PE * T)	T	#PE	(#PE * T)	T	#PE	(#PE * T)
۳	۱۵	۳	۴۵	۷	۷	۴۹	۷	۹	۶۳
۴	۲۸	۴	۱۰۸	۱۹	۱۰	۱۹۰	۱۰	۱۶	۱۶۶
۵	۴۵	۵	۲۲۵	۲۹	۱۳	۳۷۷	۱۳	۲۵	۳۲۵
۱۰	۱۹۰	۱۰	۱۹۰۰	۱۰۹	۲۸	۳۰۲۵	۲۸	۱۰۰	۲۸۰۰
۱۷	۵۶۱	۱۷	۹۵۳۷	۳۰۵	۴۹	۱۴۹۴۵	۵۰	۲۸۹	۱۴۴۵۰
۵۳	۵۵۶۵	۵۳	۲۹۴۹۴۵	۱۷۱۷	۲۶۱	۴۴۸۱۳۷	۱۵۷	۲۰۸۹	۳۲۷۹۷۳
۱۰۰	۱۹۹۰۰	۱۰۰	۱۹۹۰۰۰۰	۵۶۴۴	۴۹۶	۲۷۹۹۴۲۳	۲۹۸	۱۰۰۰۰	۲۹۸۰۰۰۰

نتیجه گیری

قادر است الگوریتم‌های توصیف شده به فرم معادلات بازگشتی، با هر بعد دلخواه را بر روی آرایه‌های سیستماتیک خطی منتقل نماید. از جمله مزایای این روش، می‌توان به حداقل پیچیدگی سخت افزار، کاهش سطح اشغالی در طراحی VLSI، کاهش توان مصرفی و قابلیت اجرای هر الگوریتم بر روی ساختار سیستماتیک خطی را اشاره کرد.

با توجه به مطالعاتی که در زمینه روش‌های سیستماتیک، به منظور نگاشت الگوریتم‌ها بر روی ساختارهای سیستماتیک انجام گرفته است، در می‌یابیم که بسیاری از این روش‌ها، با تغییر اندازه الگوریتم، توپولوژی آرایه سیستماتیک حاصل تغییر می‌یابد. در این مقاله روشی سیستماتیک بر مبنای روش وابستگی ارائه شده است که



شکل ۶ نمودار ارزیابی روش‌های پیشنهادی، پارامتر عمومی و وابستگی از لحاظ تعداد پردازشگر و زمان تکمیل در ضرب ماتریس

می‌توان با معادلات بازگشتی یکنواخت بیان نمود. این روش برای ضرب ماتریس در ماتریس، از لحاظ پارامتر «تعداد پردازشگر \times زمان تکمیل»، با روش‌های پارامتر عمومی و وابستگی مورد مقایسه و ارزیابی قرار گرفته و نتایج در جدول (۲) ارائه شده است.

توسعه این روش می‌تواند در طراحی کمک پردازنده‌ها مبتنی بر آرایه‌های سیستولیک، برای اجرای الگوریتم‌های با وابستگی‌های یکنواخت مورد استفاده قرار گیرد. چرا که بسیاری از کاربردها، همچون پردازش سیگنال، محاسبات عددی، عملیات بلادرنگ و... را

مراجع

1. K. Bondalapati., "Modeling and Mapping of Dynamically Reconfigurable Hybrid Architectures", PhD thesis, University of Southern California, (2001).
2. V. Van Dongen, "Mapping Uniform Recurrences on to Small Size Arrays", L.N.C.S, (1992).
3. J.A.B. Fortes, D.I. Moldovan, "Partitioning and Mapping Algorithms into Fixed Size Systolic Arrays", IEEE Transactions on Computer, (1986).
4. C .H, Huang, C. Lengauer, "The Derivation of Systolic Implementations of Programs", Acta Information, (1987).
5. J. C. TSAY and Y. C. Ho, "Finding Space – Optimal Linear Array for Uniform Dependence Algorithms With Arbitrarily Convex Index Sets", Institute of Computer Science and Information Engineering College of Electrical Engineering and Computer Science , (1998).
6. B. R. Kazerouni, Shyamasunder, "Mapping Linear Recurrences onto systolic arrays", Computer Science Group Tata Institute of Fundamental Research Bombay India, (1996).
7. H.T Kung, and Leicerson, "Systolic Arrays(for VLSI)", Society for Industrial and Applied Mathematics, (1978).
8. N. Kumar Ganapathy and W. Wah. Benjamin, "Optimal Design of Lower Dimensional Processor Arrays For Uniform Recurrences", (1992).

9. N. Kumar Ganapathy and W.Wah Benjamin, "Systematic Synthesis of Processor Arrays for Uniform Recurrence Equations".
10. N. Kumar Ganapathy, "Mapping Regular Recurrence Algorithms to Fine-Grained Processor Arrays," Thesis for the degree of Doctor of Philosophy in Electrical Engineering in the Graduate College of the University of Illinois at Urbana-Champaign, (1994).
11. TH. Lippert, N. Petkov, P. Palazzari, K. Schilling, "Hyper Systolic Matrix Multiplication", Institute of Mathematics and Computing, (2000).
12. Q. K, Li. and V. Y Pan, "Parallel Matrix Multiplication on a Linear Aarray with Rreconfigurable Ppipelined bus Ssystem." IEEE Transactions on Computers, (2001).
13. M. M. Eshaghian-Wilner, "The Systolic Recongurable Mesh", Department of Electrical Engineering, University of California at Los Angeles, Los Angeles, CA 90095-1594, USA, November, (2003).
14. P. Quinton, and Dongen, V, "The Mapping of the Linear Recurrence Equations on Regular Arrays," Technical Report, INRIA France, (1989).
15. P. Quinton, and Robert, "Algorithms et Architectures Systoliques", Masson, Paris, (1989).